

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-325913

(43)公開日 平成 6 年(1994)11月25日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 C 17/00		Z 8834-5E		
1/032				
1/04				
7/00	B			

審査請求 未請求 請求項の数 2 F D (全 4 頁)

(21)出願番号 特願平5-136482

(22)出願日 平成 5 年(1993) 5 月14日

(71)出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72)発明者 玉木 善一

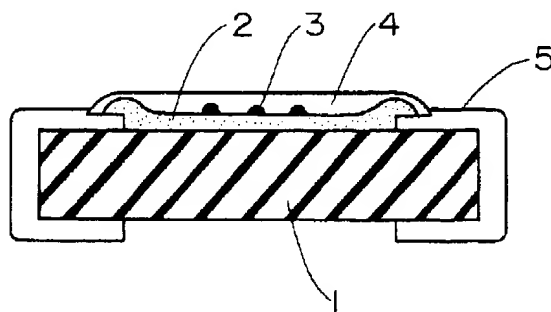
京都市右京区西院溝崎町21番地 ローム株式会社内

(54)【発明の名称】 チップ抵抗器の製造方法

(57)【要約】 (修正有)

【目的】 チップ抵抗器における微細な標印を可能とし、しかも標印のかすれ、消失等の生じない技術を提供することを目的とする。

【構成】 チップ抵抗器の標印3をフォトリソグラフィ法により行い、該標印を透明乃至半透明の樹脂保護層4で覆った。



【特許請求の範囲】

【請求項1】 抵抗体層が形成された絶縁性基板上に感光性樹脂を塗布し、所定の標印パターンが形成されたマスクにより上記感光性樹脂を露光処理し、現像して標印パターンを形成し、上記抵抗体層及び標印パターンを覆うように透明乃至半透明の樹脂保護層を設けることを特徴とするチップ抵抗器の製造方法。

【請求項2】 絶縁性基板上に抵抗体層を形成する工程と、抵抗体層をトリミングして抵抗値を調整する工程と、上記抵抗体層を含む上記絶縁性基板上に感光性樹脂を塗布する工程と、所定のパターンが形成されたマスクにより上記感光性樹脂を露光処理し現像して上記トリミングにより形成されるトリミング溝を覆う保護パターンと標印パターンとを形成する工程と、上記抵抗体層、保護パターン及び標印パターンを覆うように透明乃至半透明の樹脂保護層を設ける工程とを含むことを特徴とするチップ抵抗器の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、チップ抵抗器の製造方法に関し、より詳しくはチップ状の薄膜抵抗器及び厚膜抵抗器の製造方法に関する。

【0002】

【従来の技術】一般にチップ抵抗器（薄膜抵抗器及び厚膜抵抗器）の表面には、抵抗値識別等のための文字、マーク等の標印が施されている。従来より上記標印は、絶縁性基板上に設けられた抵抗体層を覆うガラスの保護層上に、スクリーン印刷等の印刷、転写等によって設けられている。

【0003】

【発明が解決しようとする課題】しかしながら、最近ますます進む電子部品の小型化につれて上記チップ抵抗器も小型化されてきており、従来の標印形成方法である印刷、転写等では対応しきれなくなってきた。

【0004】例えば、形状寸法が $1.6 \times 0.8 \text{ mm}$ のチップ抵抗器では、実際の標印箇所は $1.0 \times 0.6 \text{ mm}$ 程度以下となり、幅 $50 \mu\text{m}$ 程度以上の細線では表記が不明確となる。しかしながら、上記印刷又は転写は、微細な標印には不適合で、幅 $50 \mu\text{m}$ 程度以下の細線を形成しようとするとはやけ又はかすれが生じてしまうのである。

【0005】また、上記標印は、保護層の表面に設けられているために、標印面が露出状態となる。よって、標印が上記のような細線による微細なものでは、製造工程における標印後の工程、例えばチップ抵抗器の製造工程で通常行われるブレーキング工程、メッキ工程等或いは搬送時等において、各種製造機器、ケース等との接触又は擦れ、或いは部品同士による擦れによって、標印がかすれたり消失したりするのである。

【0006】更に、標印が最上層に設けられるために、チ

ップ抵抗器表面には標印部の凹凸が生じることとなる。チップ抵抗器の寸法が小さくなると上記凹凸が実装時の吸着コレットの吸着力を低下させ、実装不良の原因となるのである。

【0007】本発明は、上記問題を解消し、微細な標印でもシャープな表記を可能とし、標印のかすれ、消失等が生じることのないチップ抵抗器の製造方法を提供することを目的とする。

【0008】

10 【課題を解決するための手段】本発明者は、上記技術の現状に鑑み鋭意研究を重ねた結果、チップ抵抗器における標印をフォトリソグラフィ法により行い、該標印を透明乃至半透明の樹脂保護層で覆うときは、標印のパターンがシャープで読み取れ易く、標印のかすれ、消失等が生じることなく、しかもチップ抵抗器の表面を平滑にできることを見出した。

【0009】即ち、本発明は、以下のチップ抵抗器の製造方法に係るものである。

20 【0010】（1）抵抗体層が形成された絶縁性基板上に感光性樹脂を塗布し、所定の標印パターンが形成されたマスクにより上記感光性樹脂を露光処理し、現像して標印パターンを形成し、上記抵抗体層及び標印パターンを覆うように透明乃至半透明の樹脂保護層を設けることを特徴とするチップ抵抗器の製造方法。

30 【0011】（2）絶縁性基板上に抵抗体層を形成する工程と、抵抗体層をトリミングして抵抗値を調整する工程と、上記抵抗体層を含む上記絶縁性基板上に感光性樹脂を塗布する工程と、所定のパターンが形成されたマスクにより上記感光性樹脂を露光処理し現像して上記トリミングにより形成されるトリミング溝を覆う保護パターンと標印パターンとを形成する工程と、上記抵抗体層、保護パターン及び標印パターンを覆うように透明乃至半透明の樹脂保護層を設ける工程とを含むことを特徴とするチップ抵抗器の製造方法。

【0012】

【作用】フォトリソグラフィ法により標印を行うので、 $1 \mu\text{m}$ オーダーの幅の細線であってもぼやけのない明確な表記が可能となる。

【0013】感光性樹脂を低粘度に調整することで、標印形成と同時にトリミング溝を確実に埋めることができる。

【0014】透明乃至半透明の樹脂保護層を設けるので標印のかすれ又は消失が生じず、しかも表面を平滑にすることができる。

【0015】

【実施例】以下、本発明の製造方法をチップ状の厚膜抵抗器に適用した場合の実施例を、図面を参照しつつ説明するが、本発明はこれら実施例に限定されることはない。

50 【0016】図1乃至図3は、本発明の実施例を示す図

3

であり、図1は本発明の方法により得られる厚膜抵抗器の断面図を示し、図2は本発明の方法を説明する平面図である。これら図において、符号1は絶縁性基板を、2は抵抗体層を、3は標印パターン層を、4は樹脂保護層を、5は電極層を、6は感光性樹脂層を示す。

【0017】図1において、標印パターン層3は、抵抗体層2上に設けられる。ここでは、上記標印パターン層3は、抵抗体層2上に設けられているが、標印パターン層3の一部乃至全部が絶縁性基板1上に掛かるように設けられてもかまわない。そして上記標印層3は、抵抗体層2の露出部と共に透明乃至半透明の樹脂保護層4で覆われている。

【0018】次に、本実施例を図2(a)～(d)に基づきより具体的に説明する。

【0019】図2(a)に示すように、絶縁性基板1上に抵抗体層2及び電極層5を設け、その後レーザ等により抵抗体層2をトリミングしてトリミング溝7を形成しつつ抵抗値が調整される。

【0020】図2(b)に示すように、感光性樹脂層6を上記のようにして設けられた抵抗体層2上に膜厚1～10μm程度となるように設ける。感光性樹脂層6は、例えば感光性樹脂をスピコート、ロールコート等により塗布し、仮乾燥を行うことにより設けることができる。上記感光性樹脂としては、公知のネガ型及びポジ型のフォトレジストの他、光(紫外線を含む)により上記フォトレジストにおけるネガ型及びポジ型と同様の作用を発現する樹脂類を限定されることなく広く使用でき、より具体的には感光性ポリイミド樹脂等が例示できる。また、上記感光性樹脂層6は、下地となる層とのコントラストが高くなるように顔料等で着色されるのが好ましい。

【0021】次に、図2(c)に示すように、上記感光性樹脂層6に所定の標印パターンの形成されたマスクを用いて感光処理し、所定の現像液、例えばアルカリ系有機溶剤等で現像処理して必要な部分(標印パターン層3)を残して感光性樹脂層6を除去する。上記感光処理で標印パターン層3の硬化が不十分なときは、上記現像処理後に再度光を照射して更に硬化を促進させてもよい。

【0022】本実施例では、トリミング溝7上の感光性樹脂層6を除去したが、図3に示すようにトリミング溝7を埋めるように感光性樹脂層6を残し、標印パターン層3とともに保護パターン層3aを形成してもよい。この時、感光性樹脂層6は低粘度に調整され塗布されるのが好ましく、このようにすることでトリミング溝7を隙間なく覆うことができ、上記樹脂保護層4を設けたときにトリミング溝7中の空気よりピンホールが生じたり、

4

トリミング溝7から外気に通じる隙間が生じたりすることがなくなり、より確実に水分浸入等による抵抗体層2への悪影響を防止し得る。

【0023】また、図2(c)では、標印部の感光性樹脂層6を残すように標印パターン層3を設けているが、標印部のみを除去してその周囲の感光性樹脂層6を残すようにしてもよい。

【0024】そして、図2(d)に示すように、標印パターン層3及び抵抗体層2の露出部を覆うようにスクリーン印刷法、フォトリソ法等により透明又は標印パターン層3の表示色とは異なる半透明の樹脂保護層4を設ける。

【0025】以上本発明の方法を厚膜抵抗器について説明したが、本発明の方法は薄膜抵抗器の製造においても適用できる。

【0026】

【発明の効果】本発明の製造方法は、以下のような効果を奏するものである。

【0027】(1)小型のチップ部品であっても標印が明確に行うことができる。

【0028】(2)標印にぼやけ、かすれ又は消失が生じることがない。

【0029】(3)抵抗体層の保護と標印の保護とを同一の保護層で行うことができる。

【0030】(4)チップ抵抗器の表面を平滑にすることができ、吸引コレットによる吸着性を改善し得るので確実な実装を行うことができる。

【0031】(5)標印と同一工程でトリミング溝を確実に埋めることができ、信頼性の高いチップ抵抗器を得ることができる。

【図面の簡単な説明】

【図1】本発明の実施例により得られるチップ抵抗器の断面図である。

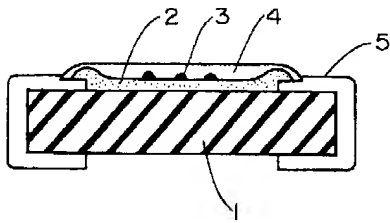
【図2】本発明の実施例を説明するための工程図である。

【図3】本発明の他の実施例により得られるチップ抵抗器の断面図である。

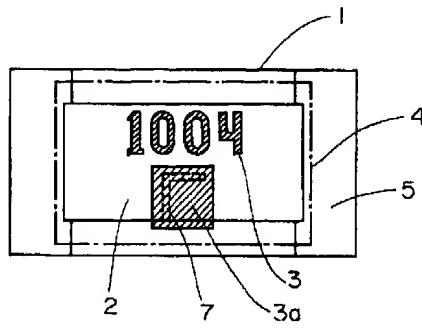
【符号の説明】

1	絶縁性基板
2	抵抗体層
3	標印パターン層
3a	保護パターン層
4	樹脂保護層
5	電極層
6	感光性樹脂層
7	トリミング溝

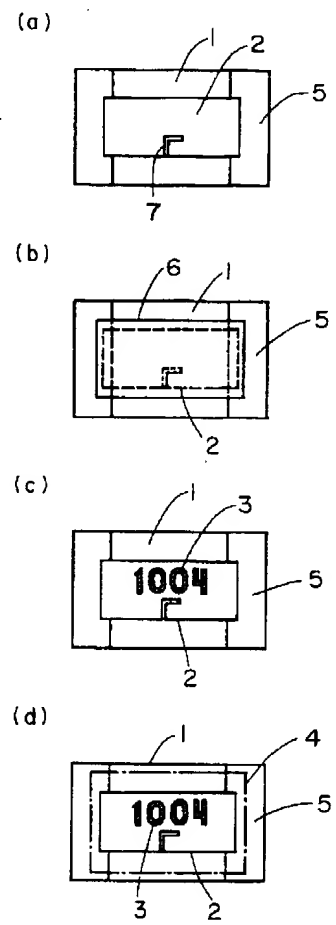
【図1】



【図3】



【図2】



PAT-NO: JP406325913A
DOCUMENT-IDENTIFIER: JP 06325913 A
TITLE: MANUFACTURE OF CHIP RESISTOR
PUBN-DATE: November 25, 1994

INVENTOR-INFORMATION:
NAME
TAMAKI, ZENICHI

ASSIGNEE-INFORMATION:
NAME ROHM CO LTD
COUNTRY N/A

APPL-NO: JP05136482
APPL-DATE: May 14, 1993

INT-CL (IPC): H01C017/00, H01C001/032 , H01C001/04 , H01C007/00

ABSTRACT:

PURPOSE: To prevent the generation of a blur, a disappearance or the like of a marking by a method wherein a chip resistor is marked by a photolithography method and this marking is covered with a transparent or semitransparent resin protective layer.

CONSTITUTION: A resistor layer 2 and an electrode layer 5 are provided on an insulative substrate 1 and after that, the layer 2 is trimmed by a laser or the like and while a trimming groove 7 is formed, the resistance value of the layer 2 is adjusted. Then, a photosensitive resin layer 6 is provided on the layer 2 in such a way that its film thickness is 1 to 10 μ m or thereabouts. Then, this layer 6 is exposed to light using a mask formed with a prescribed marking pattern, the layer 6 is developed with a prescribed developing solution to leave a marking pattern layer 3 and the layer 6 is removed. A transparent or semitransparent resin protective layer 4 is provided in such a way as to cover the layer 3 and the exposed part of the layer 2. Thereby, even a

microscopic
marking is made possible a sharp notation and a chip resistor, on which
a blur,
a disappearance or the like of the marking is never generated, can be
manufactured.

COPYRIGHT: (C)1994,JPO